

【特許請求の範囲】

【請求項 1】 半導体チップ上に複数の外部接続電極が配設される半導体装置であって、

チップ上電極と、
前記複数の外部接続電極に対応して設けられ、それぞれ独立して形成される樹脂部材と、
前記チップ上電極と前記外部接続電極とを接続する配線とを含む半導体装置。

【請求項 2】 半導体チップ上に複数の外部接続電極が配設される半導体装置であって、
チップ上電極と、
前記複数の外部接続電極に対応して設けられ、斜面を有する樹脂部材と、
前記樹脂部材の斜面に沿って形成され、前記チップ上電極と前記外部接続電極とを接続する配線とを含む半導体装置。

【請求項 3】 半導体チップ上に複数の外部接続電極が配設される半導体装置であって、
チップ上電極と、
前記半導体チップを覆い、開口部を少なくとも 1 つ以上含み、前記外部接続電極が直上に形成される樹脂層と、
前記チップ上電極と前記外部接続電極とを接続する配線とを含む半導体装置。

【請求項 4】 前記開口部は、すべての隣接する外部接続電極間に少なくとも 1 つ設けられる、請求項 3 記載の半導体装置。

【請求項 5】 前記配線は、少なくとも一部が 2 種類以上の材料からなる多層構造である、請求項 1～4 のいずれかに記載の半導体装置。

【請求項 6】 前記樹脂部材または前記樹脂層は、硬化時に体積が膨張する材料によって構成される、請求項 1～5 のいずれかに記載の半導体装置。

【請求項 7】 前記配線は、前記チップ上電極から前記樹脂部材または前記樹脂層までを接続する第 1 の配線と、
前記樹脂部材または前記樹脂層の斜面を乗り越えて形成され、前記第 1 の配線と前記外部接続電極とを接続する第 2 の配線とを含む、請求項 1～6 のいずれかに記載の半導体装置。

【請求項 8】 前記半導体装置はさらに、少なくとも前記外部接続電極が形成される面に形成され、前記外部接続電極以外を覆うように形成される保護層を含む、請求項 1～7 のいずれかに記載の半導体装置。

【請求項 9】 半導体チップ上に複数の外部接続電極が配設される半導体装置の製造方法であって、
半導体チップ上の少なくとも電極部を除いた領域に絶縁膜を形成するステップと、
前記複数の外部接続電極が形成される位置に樹脂部材または樹脂層を形成するステップと、
前記チップ上電極と前記外部接続電極とを接続する配線

を形成するステップと、
少なくとも前記配線を保護する物質を設けるステップと、

前記樹脂部材または樹脂層上に前記外部接続電極を形成するステップとを含む半導体装置の製造方法。

【請求項 10】 前記配線を形成するステップは、前記チップ上電極から前記樹脂部材または前記樹脂層までを接続する第 1 の配線を形成するステップと、
前記第 1 の配線と前記外部接続電極とを接続する第 2 の配線を、前記樹脂部材または前記樹脂層の斜面を乗り越えて形成するステップとを含む、請求項 9 記載の半導体装置の製造方法。

【請求項 11】 前記配線を形成するステップは、前記チップ上電極と前記外部接続電極とを接続する配線の少なくとも一部を印刷法によって形成するステップを含む、請求項 9 または 10 記載の半導体装置の製造方法。

【請求項 12】 前記配線を形成するステップは、前記チップ上電極と前記外部接続電極とを接続するパターンを樹脂ペーストを用いて形成するステップと、
前記パターン上に、金属を無電解メッキ法により付着させるステップとを含む、請求項 9～11 のいずれかに記載の半導体装置の製造方法。

【請求項 13】 前記樹脂部材または樹脂層を形成するステップは、印刷法によって前記樹脂部材または前記樹脂層を形成するステップを含む、請求項 9～12 のいずれかに記載の半導体装置の製造方法。

【請求項 14】 前記半導体装置の製造方法はさらに、前記樹脂部材または前記樹脂層とはほぼ同じ高さとなるように、前記チップ上電極の上に導電性部材を形成するステップを含む、請求項 9～13 のいずれかに記載の半導体装置の製造方法。

【請求項 15】 前記少なくとも前記配線を保護する物質を設けるステップは、金型によって前記樹脂部材を加圧した状態で固定して保護層を形成するステップを含む、請求項 9～14 のいずれかに記載の半導体装置の製造方法。

【請求項 16】 前記少なくとも前記配線を保護する物質を設けるステップは、印刷法を用いて少なくとも前記配線を保護する物質を設けるステップを含む、請求項 9～15 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造方法に関し、特に、実装後における応力緩和が可能な半導体装置の構造およびその製造方法に関する。

【0002】

【従来の技術】近年、携帯電話や携帯情報機器に代表されるように、電子機器の小型化および軽量化に対する要望が高まっており、それにとまって半導体装置の小型化および高密度化が急速に進んでいる。この目的のため

に、LSI (Large Scale Integrated Circuit) チップを直接回路基板上に搭載するベアチップ実装や、半導体装置の形状をLSIチップの形状に極力近づけることによって小型化を図った、いわゆるチップサイズパッケージ(CSP)構造の半導体装置が提案されている。このCSP構造の半導体装置においては、LSIチップの電極配置に多いペリフェラル型電極配置から、再配線の工程によって多ピン化に有利なエリアアレイ型電極配置に変換される。

【0003】図10は、従来のベアチップ実装に用いられる半導体装置の一例を示す図である。図10(a)に示すように、この半導体装置21は、ベアチップ22と、複数の接続部24とによって構成される。図10(b)に示すように、ベアチップ22は接続部24を介して実装基板25上の電極25aに接続される。しかし、この構造においては、ベアチップ22と実装基板25との熱膨張係数差によって生じる熱応力が多大であるため、接続部24における信頼性が低いことが知られている。

【0004】そのため、一般には、図10(c)に示すようにベアチップ22の下面と実装基板25との隙間27に樹脂26を充填(アンダーフィル)し、接続部24に生じる熱応力を緩和するようにしている。しかし、ベアチップ22の下面と実装基板25との隙間27に樹脂26を充填してしまうと、ベアチップ22のリペアが非常に困難となる。このように、図10に示す半導体装置の構造は、究極の小型化および高密度実装化が可能な構造であるにもかかわらず、樹脂26の注入や硬化工程の付加によるコスト上昇、ベアチップ22のリペアが実質上不可能なことになる不自由さ、およびベアチップ22自体のハンドリング性の悪さ等の要因がその普及を妨げている。そのため、ベアチップ並みに高密度化が可能であり、なるべく安いコストで実現でき、かつ、パッケージ単体のみならず、実装後においても信頼性の高い半導体装置が求められている。

【0005】これらの求めに応じて、いくつかの発明が開示されている。たとえば、特開平6-177134号公報に開示された発明は、図11に示すように、ICチップ31上の端子電極32と、絶縁層33と、端子電極32を被覆するバリアメタル層34、35および36と、はんだバンプ37と、コーティング層38と、端子電極32およびバリアメタル層34の間に形成される樹脂層41とを含む電子部品のバンプ構造に関する。この端子電極32およびバリアメタル層34の間に形成された樹脂層41によって、熱応力を緩和して信頼性の向上を図っている。

【0006】また、特開平10-12619号公報または特開平10-79362号公報に開示された発明は、図12(a)および図12(b)に示すように、基板56と、基板56上に配設されたバンプ52と、バンプ5

2を封止する樹脂層53と、樹脂層53から露出されたバンプ52の先端部に形成される外部接続用バンプ50とを含む半導体装置に関する。この樹脂層53によってバンプ52を封止することにより、基板56上の電極と外部接続用バンプ50との接合部において発生する応力を緩和して信頼性の向上を図っている。

【0007】また、特開平8-102466号公報に開示された発明は、図13(a)～図13(c)に示すように、ウェハー60と、ウェハー60を覆うパッシベーション膜62と、ウェハー60上に形成された電極パッド61と、電極パッド61に接続し、半導体チップ領域の内部に延在するように形成されたA1配線64と、A1配線64上に形成されたNiメッキ65と、ウェハー60の全面を覆うカバーコート膜66と、Niメッキ65の表面を露出させた開口部に形成された半田バンプ68とを含む。

【0008】

【発明が解決しようとする課題】図11～図13を用いて説明した従来技術は、ベアチップのフリップチップ実装に比べて、接続部に生じる熱応力を小さくして信頼性を向上させ、かつハンドリング性を向上させることを目的として提案されているが、以下に説明するような問題点がある。

【0009】特開平6-177134号公報に開示された発明において、半導体装置を実装した後に熱応力が発生した場合を想定したとき、図14に示すように、はんだバンプ37の半導体チップ側に歪みが蓄積され、クラック42が発生して破断にいたる恐れがある。

【0010】また、特開平10-12619号公報または特開平10-79362号公報に開示された発明において、半導体装置を実装した後に熱応力が発生した場合を想定したとき、図15に示すように、バンプ52の根元部に歪みが蓄積される恐れがある。また、樹脂を隙間なく充填して樹脂層53を形成しているため、熱応力に起因する歪みを緩和することができず、バンプ52の根元部に蓄積された歪みによってクラック57が発生して破断にいたる恐れがある。

【0011】また、特開平8-102466号公報に開示された発明において、カバーコート(樹脂)膜66が半導体チップ全面に塗布されているため歪みの逃げ場がなく、バンプ68の根元部に歪みが蓄積され、結局は破断にいたる恐れがある。

【0012】また、上述した従来技術に共通する問題点として、スパッタリングやフォトリソグラフィなどの工数が多く、高コストなプロセスを用いている点が挙げられる。このことは、半導体装置自体の高コスト化を招き、普及を妨げる原因にもなっている。

【0013】本発明は、上記問題点を解決するためになされたものであり、第1の目的は、実装後において発生する応力を緩和することが可能な構造を有する半導体装

置を提供することである。

【0014】第2の目的は、実装後において発生する応力を緩和することが可能な構造を有する半導体装置の製造方法を提供することである。

【0015】

【課題を解決するための手段】請求項1に記載の半導体装置は、半導体チップ上に複数の外部接続電極が配設される半導体装置であって、チップ上電極と、複数の外部接続電極に対応して設けられ、それぞれ独立して形成される樹脂部材と、チップ上電極と外部接続電極とを接続する配線とを含む。

【0016】樹脂部材は、複数の外部接続電極に対応して設けられ、それぞれ独立して形成されるので、外部接続電極に生じる熱応力を効果的に緩和することが可能となる。

【0017】請求項2に記載の半導体装置は、半導体チップ上に複数の外部接続電極が配設される半導体装置であって、チップ上電極と、複数の外部接続電極に対応して設けられ、テーパ状に形成される樹脂部材と、樹脂部材の斜面に沿って形成され、チップ上電極と外部接続電極とを接続する配線とを含む。

【0018】配線を、樹脂部材の斜面に沿って形成するので、製造が容易であり、生産性を向上できる。

【0019】請求項3に記載の半導体装置は、半導体チップ上に複数の外部接続電極が配設される半導体装置であって、チップ上電極と、半導体チップを覆い、開口部を少なくとも1つ以上含み、外部接続電極が直上に形成される樹脂層と、チップ上電極と外部接続電極とを接続する配線とを含む。

【0020】樹脂層の直上に外部接続電極が形成されており、かつ、その樹脂層に少なくとも1つの開口部が形成されているので、外部接続電極に生じる熱応力を効果的に緩和することが可能となる。

【0021】請求項4に記載の半導体装置は、請求項3記載の半導体装置であって、樹脂層は、隣接する外部接続電極間に設けられる開口部を少なくとも1つ含む。

【0022】隣接する外部接続電極間のすべてに少なくとも1つの開口部が形成されているので、さらに熱応力の低減を実現できる。

【0023】請求項5に記載の半導体装置は、請求項1～4のいずれかに記載の半導体装置であって、配線は、少なくとも一部が2種類以上の材料からなる多層構造である。

【0024】配線を2種類以上の材料からなる多層構造とすることで、供給のしやすさやパターンニングのしやすさという工法上の利点と、電気抵抗の小ささという機能上の利点とを両立させることが可能となる。

【0025】請求項6に記載の半導体装置は、請求項1～5のいずれかに記載の半導体装置であって、樹脂部材または樹脂層は、硬化時に体積が膨張する樹脂によって

構成される。

【0026】樹脂部材または樹脂層は、硬化時に体積が膨張する樹脂によって構成されるので、樹脂部材または樹脂層の高さを十分に高くすることができ、熱応力を十分に緩和することが可能となる。

【0027】請求項7に記載の半導体装置は、請求項1～6のいずれかに記載の半導体装置であって、配線はチップ上電極から樹脂部材または樹脂層までを接続する第1の配線と、樹脂部材または樹脂層の斜面を乗り越えて形成され、第1の配線と外部接続電極とを接続する第2の配線とを含む。

【0028】第1の配線と第2の配線とを分けて形成することによって、配線の形成が容易となる。

【0029】請求項8に記載の半導体装置は、請求項1～7のいずれかに記載の半導体装置であって、半導体装置はさらに、少なくとも外部接続電極が形成される面に形成され、外部接続電極以外を覆うように形成される保護層を含む。

【0030】保護層は、外部接続電極以外の部分を覆うので、半導体チップの保護が十分に行え、ハンドリング性、電子機器に組み込まれた後の耐環境性にすぐれた半導体装置となる。

【0031】請求項9に記載の半導体装置の製造方法は、半導体チップ上に複数の外部接続電極が配設される半導体装置の製造方法であって、半導体チップ上の少なくとも電極部を除いた領域に絶縁膜を供給するステップと、複数の外部接続電極が形成される位置に樹脂部材または樹脂層を形成するステップと、チップ上電極と外部接続電極とを接続する配線を形成するステップと、少なくとも配線を保護する物質を設けるステップと、樹脂部材または樹脂層上に外部接続電極を形成するステップとを含む。

【0032】樹脂部材または樹脂層上に外部接続電極を形成するので、熱応力を緩和することが可能な半導体装置を製造することが可能となる。

【0033】請求項10に記載の半導体装置の製造方法は、請求項9記載の半導体装置の製造方法であって、配線を形成するステップは、チップ上電極から樹脂部材または樹脂層までを接続する第1の配線を形成するステップと、第1の配線と外部接続電極とを接続する第2の配線を、樹脂部材または樹脂層の斜面を乗り越えて形成するステップとを含む。

【0034】第1の配線と、樹脂部材または樹脂層の斜面を乗り越える第2の配線とを別々に形成するので、それぞれに適した材料や工法を選択することができ、配線形成を容易に行なうことが可能となる。

【0035】請求項11に記載の半導体装置の製造方法は、請求項9または10記載の半導体装置の製造方法であって、配線を形成するステップは、チップ上電極と外部接続電極とを接続する配線の少なくとも一部を印刷法

によって形成するステップを含む。

【0036】チップ上電極と外部接続電極とを接続する配線の少なくとも一部を印刷法によって形成するので、半導体装置の製造を安価に行うことが可能となる。

【0037】請求項12に記載の半導体装置の製造方法は、請求項9～11のいずれかに記載の半導体装置の製造方法であって、配線を形成するステップは、チップ上電極と外部接続電極とを接続するパターンを樹脂ペーストを用いて形成するステップと、パターン上に、金属を無電解メッキ法により付着させるステップとを含む。

【0038】配線パターンを樹脂ペーストで形成した後に、その上に無電解メッキ法により金属を付着させるので、安価で、導電性の高い配線形成が可能となる。

【0039】請求項13に記載の半導体装置の製造方法は、請求項9～12のいずれかに記載の半導体装置の製造方法であって、樹脂部材または樹脂層を形成するステップは、印刷法によって前記樹脂部材または前記樹脂層を形成するステップを含む。

【0040】印刷法によって前記樹脂部材または前記樹脂層を形成するので、半導体装置の製造を安価に行うことが可能となる。

【0041】請求項14に記載の半導体装置の製造方法は、請求項9～13のいずれかに記載の半導体装置の製造方法であって、半導体装置の製造方法はさらに、樹脂部材または樹脂層とはほぼ同じ高さとなるように、チップ上電極の上に導電性部材を形成するステップを含む。

【0042】樹脂部材または樹脂層とはほぼ同じ高さとなるように、チップ上電極の上に導電性部材を形成するので、チップ上電極と外部接続電極との間の配線を容易に行うことが可能となる。

【0043】請求項15に記載の半導体装置の製造方法は、請求項9～14のいずれかに記載の半導体装置の製造方法であって、半導体装置の製造方法はさらに、金型によって樹脂部材を加圧した状態で固定して保護層を形成するステップを含む。

【0044】金型によって樹脂部材を加圧した状態で固定して保護層を形成するので、樹脂部材上に保護層が形成されるのを防止でき、製造工程を簡単にすることが可能となる。

【0045】請求項16に記載の半導体装置の製造方法は、請求項9～15のいずれかに記載の半導体装置の製造方法であって、少なくとも配線を保護する物質を設けるステップは、印刷法を用いて少なくとも配線を保護する物質を設けるステップを含む。

【0046】印刷法によって少なくとも配線を保護する物質を形成するので、半導体装置の製造を安価に行うことが可能となる。

【0047】

【発明の実施の形態】（実施の形態1）図1は、本発明の実施の形態1における半導体装置の製造工程を説明す

るための図である。図1(a)～図1(e)は、電極部を通過する部分断面を示している。図1(e)の半導体チップへの個片化前の状態を表す図に示すように、この半導体装置は、複数の半導体チップが形成されるウェハ1と、ウェハ1上に形成されたチップ上電極（以下、単に電極と呼ぶ）2と、ウェハ1上に形成された絶縁膜3と、外部接続電極が形成される位置に形成される樹脂部材5と、再配線パターン6と、再配線パターンを保護する保護層7と、外部接続電極8とを含む。なお、各半導体チップの境界には、ダイシングライン4が設けられている。

【0048】図1(a)に示すように、まず、ウェハ1上にアルミニウム等で電極2が形成された後、絶縁膜3が形成される。絶縁膜3は、いわゆる前半工程において形成されている場合と形成されていない場合とがあるが、たとえばポリイミド等の樹脂材料をスピンコート等で絶縁膜3を形成し、フォトリソグラフィなどによって電極2の位置に穴開けがなされている。

【0049】次に、図1(b)に示すように、ウェハ1上の外部接続電極8を形成すべき位置に樹脂部材5を形成する。この樹脂部材5は、絶縁膜3や再配線パターン6との密着性に優れた材料が望ましい。エポキシ系樹脂、シリコン系樹脂、ウレタン系樹脂、ゴム系樹脂など材料は限定しないが、弾性率の低い樹脂の方が実装後の応力緩和の効果が優れて、望ましい。この樹脂部材5の形成方法は特に限定されないが、たとえば印刷法等で形成すれば低コストとなるため、望ましい。樹脂部材5のサイズは、たとえば外部接続電極8のピッチが0.8mmである場合、直径0.5mmφ程度の突起を0.1mm厚程度の金属製ステンシルを用いてスクリーン印刷により形成することが可能である。

【0050】樹脂部材5を、スピンコート等によってウェハ1全面に形成するのではなく、印刷法等によって外部接続電極8が形成される位置にのみそれぞれ独立して形成することにより、実装後の熱応力緩和を効果的に実現することが可能となる。たとえば、合成ゴム系樹脂（扇化学工業（株）製LSA-7701）を用いて樹脂部材5を形成した場合には、0.1mm厚程度のステンシルを用いた印刷後に、175℃で1時間の硬化を行なうことにより、約50μm程度の厚さの樹脂部材5を得ることができる。

【0051】また、ペースト状で供給した後、硬化させた時に体積が膨張する樹脂を樹脂部材5の材料として使用すると、図1(c)を用いて後述する再配線形成のステップを容易に行なうことができる。すなわち、ペースト状の樹脂を10～30μmの厚みで供給し、仮硬化を行なった後、後述する再配線形成を行なう。次に樹脂の本硬化を行なうことで、高さを50μm程度に膨張させる。このことにより、容易な再配線形成を可能にす

【0052】次に、図1(c)に示すように、電極2から外部接続電極8が形成される位置まで延びる再配線パターン6が形成される。この再配線パターン6の形成方法は、公知のリフトオフ法など、特に限定されないが、たとえば印刷法等によって形成すれば低コストで実現することが可能となる。このとき、銅や銀などの金属粉を混ぜたペーストを用いて再配線パターン6を形成し、150℃程度の熱処理を行って硬化させるようにしても良い。この場合、電極2と再配線パターン6との間の密着性向上のための処理を行うことが望ましい。たとえば、プラズマ処理を行えば、電極2の表面に前の工程で付着して残っている樹脂を化学的に除去することができる。また、希薄なガス分子をイオン化させてウェハー1上に衝突させるスパッタ処理を行えば、電極2と再配線パターン6との接合部表面の粗化処理を行うことができる。すなわち、電極2と再配線パターン6との間の密着性の向上を物理的に行うことができる。

【0053】また、印刷法によって形成された配線パターンの電気抵抗が大きく、電圧降下、発熱または信号の遅延等が問題となる場合には、配線パターンに対して無電解メッキ法によって銅やニッケル等の材料を付着させるプロセスを加えても良い。このプロセスの使用を前提とするのであれば、印刷法によるパターン形成に用いられる材料に導電性の材料を使用する必要はなく、無電解メッキ法により付着させる金属が付きやすい材料を用いれば良い。また、この無電解メッキ法によるプロセスは、配線の電気抵抗を少なくするだけでなく、樹脂部材5上に外部接続電極8を形成する際のバリアメタル層の形成という意味をも有している。配線パターンの電気抵抗値が問題とならない場合には、次に図1(d)を用いて説明する工程の後に樹脂部材5上のみにメッキ金属層が形成される。

【0054】次に、図1(d)に示すように、再配線パターン6および半導体チップ表面を保護する保護層7が形成される。この保護層7は、たとえば印刷法や感光性樹脂を用いたフォトリソグラフィ法によって形成される。この中で、フォトリソグラフィ法を用いる場合には、感光性樹脂を用いてスピコート等で保護層7を形成した後、外部接続電極8を形成する箇所のみに穴を開ける。また、印刷法を用いる場合には、凹凸がある表面に確実にインクを載せる必要があるため困難であるが、条件の最適化により可能である。ここで、インクやウェハーを大気圧よりも低い気圧に保ち、印刷法を行えば、気泡の巻き込みなど起こらずに、十分な解像度の印刷が可能となる。このことにより、低コストで、保護機能に優れた保護層の形成が可能となる。なお、この印刷法は、図1(c)に示す再配線パターン6を形成する際にも有効な方法である。

【0055】次に、図1(e)に示すように、樹脂部材5上に外部接続電極8が形成される。この外部接続電極

8は、たとえばスズ/鉛共晶合金をベースとするボールがフラックスとともに樹脂部材5上の再配線パターン6に載せられた後、リフロー法を用いることにより形成される。

【0056】最後に、ウェハー1に設けられたダイシングライン4に沿って切断され、半導体チップが個片化されて半導体チップが完成される。図1(a)～図1

(e)を用いて説明した製造工程においては、全てウェハープロセスで行うことができ、安価なプロセスである印刷法を極力用いているので、半導体装置を安いコストで製造でき、熱応力を十分に緩和する構造を提供することができる。

【0057】以上説明したように、本実施の形態における半導体装置によれば、外部接続電極8が形成される位置に形成された樹脂部材5によって、実装後の熱応力を緩和することが可能となった。

【0058】(実施の形態2) 図2は、本発明の実施の形態2における半導体装置の個片化前の断面を示す図である。図1(e)に示す実施の形態1における半導体装置と比較して、保護層7が半導体チップの表面および裏面を保護する保護層7'に置換されている点以外は同じである。また、本実施の形態における半導体装置の途中までの製造工程は、図1(a)～図1(c)に示す実施の形態1における半導体装置の製造工程と同じである。したがって、重複する構成および製造工程の詳細な説明は繰り返さない。

【0059】図1(c)に示す工程が終了すると、ウェハー1をビンなどによりテーブルから浮かせた状態で固定する。樹脂部材5上の再配線パターン6の表面を印刷用ステンシルの裏面と密着させるようにし、上述した低気圧下における印刷法を用いて保護層7'をウェハー1の表面および裏面に形成する。雰囲気気体の真空度を調整することにより、保護層7'中に気泡を巻き込むことなく、確実にウェハー裏面まで保護物質を行き渡らせることができる。また、ステンシルの裏面と樹脂部材5の上部とは密着されているので、外部接続電極を形成する箇所には保護物質の付着が起こらない。保護層7'形成の後、外部接続電極8の形成を行なう。最後に、ダイシングライン4に沿って切断され、半導体チップが個片化されて半導体チップが完成される。

【0060】本実施の形態における半導体装置においては、各樹脂部材5が保護層7'によって埋もれてしまうので、熱応力緩和に関しては実施の形態1における半導体装置よりも劣っている。しかし、半導体チップの裏面までが保護層7'によって覆われるので、実施の形態1における半導体装置よりもハンドリング性が優れている。また、保護層7'としてより低弾性率の材料を使用するなどの最適化を行うことにより、比較的熱応力の緩和に優れた半導体装置を提供することが可能となる。

【0061】(実施の形態3) 図3は、本発明の実施の

形態3における半導体装置の個片化前の断面を示す図である。図1(e)に示す実施の形態1における半導体装置と比較して、保護層7が半導体チップの表面および裏面を保護する保護層7"に置換されている点以外は同じである。また、本実施の形態における半導体装置の途中までの製造工程は、図1(a)～図1(c)に示す実施の形態1における半導体装置の製造工程と同じである。したがって、重複する構成および製造工程の詳細な説明は繰り返さない。

【0062】図1(c)に示す工程が終了すると、図4に示すように、ウェハ1の両面から、金型12によって樹脂部材5が少し押し込まれる程度の圧力を加えた状態でウェハ1を固定する。そして、金型12によってウェハ1に圧力を加えた状態のまま保護物質を抽入する、たとえばトランスファーモールド形成法を用いて保護層7"を形成する。その後、金型12を外すと、樹脂部材5の弾性によって樹脂部材5の頂上部が保護層7"から露出する。このように、樹脂部材5の弾性を利用することにより、外部接続電極8を形成する箇所を確実に露出させることが可能となり、製造工程が簡略化され、安価で実装後の信頼性が高い半導体装置を提供することが可能となる。

【0063】(実施の形態4) 本発明の実施の形態4における半導体装置は、図1(e)に示す実施の形態1における半導体装置と比較して、再配線パターン6の形成方法のみが異なる。また、本実施の形態における半導体装置の途中からの製造工程は、図1(d)～図1(e)に示す実施の形態1における半導体装置の製造工程と同じである。したがって、重複する構成および製造工程の詳細な説明は繰り返さない。

【0064】図5は、図1(c)に示す工程を終了した時点でのウェハ1の上面の一部を示す図である。絶縁膜3が塗布されたウェハ1の表面に樹脂部材5と、樹脂部材5の上部および電極2を接続する再配線パターン6とが形成されている。図5においては、突起である樹脂部材5の谷間を最大3本の再配線パターン6が通っているが、ピン数の増加やピン間隔の狭小化が進めば、解像度の良い配線パターンの形成はより困難となってくる。

【0065】本実施の形態の半導体装置の製造工程においては、まず、図1(a)に示す状態のウェハ1上に再配線パターン6を形成する。この場合、平面のウェハ1上に再配線パターンを形成するので、簡単に形成することができる。そして、図6(a)に示すように、50μm程度の高さの樹脂部材5を形成する。樹脂部材5の高さが50μmであるのに対し、再配線パターン6の高さはせいぜい10μm程度であるので、樹脂部材5の形成の精度は再配線パターン6の有無によっては影響されない。その後、図6(b)に示すように、再配線パターン6と樹脂部材5の上部に形成される外部接続電極7

とを電氣的に接続する配線6'を形成する。この配線6'は、樹脂部材5の斜面を乗り越えて形成される必要があるが、外部電極ピッチ程度の大きさで形成することができるので特に問題とはならない。そして、図1

(d)以降のプロセスによって、本実施の形態における半導体装置が製造される。

【0066】以上説明したように、本実施の形態における半導体装置によれば、再配線パターンの形成を2回の工程に分けて形成するようにしたので、ピン数の増加やピン間隔の狭小化にも対応できるようになった。

【0067】(実施の形態5) 図7は、本発明の実施の形態5における半導体装置の製造工程を説明するための図である。図1(a)～図1(e)に示す実施の形態1における半導体装置と比較して、製造工程自体は同じであるが、樹脂部材5が樹脂層9に置換されている点異なる。したがって、重複する構成および製造工程の詳細な説明は繰り返さない。

【0068】図8は、本実施の形態の半導体装置における図7(b)に示す工程におけるウェハ1の上面図である。図8に示すように、樹脂層9は、電極2と外部接続電極8とが接続される再配線パターン6が形成されない箇所のうち少なくとも1箇所以上に開口10が設けられる。この開口10を設けることにより、ウェハ1全面に樹脂層を塗布した場合に比べて、熱応力を緩和する効果が大きくなる。この樹脂層9は、たとえばスクリーン印刷等の簡便な方法で形成することができる。なお、図8においては、後の工程(図7(e)に示す工程)で形成される外部接続電極8の位置が8'として記載されている。

【0069】フラッシュメモリ等のように、半導体チップによってはアクティブ領域内の真上に信号線を設けてはならない禁止領域がある場合がある。このような場合であっても、本実施の形態における半導体装置においては半導体チップの大部分を樹脂層9が覆っているので、禁止領域上であっても樹脂層9の上に配線を形成することができ、実施の形態1における半導体装置よりも再配線の自由度が大きくなる。

【0070】また、本実施の形態における半導体装置においては、樹脂層9上ではほとんどの再配線を済ませることができるので、実施の形態1における半導体装置のように樹脂部材5の間に複数の配線を通す必要がなくなり、解像度の良い配線を容易に形成することができる。

【0071】また、本実施の形態における半導体装置においては、図7(c)に示すように樹脂層9の斜面に再配線パターン6を形成する必要があるが、これが困難な場合には、図9に示す製造工程によって再配線パターン6を簡単に形成することができる。すなわち、図7

(b)に示す工程終了後に、図9(a)に示すように電極2上に導電性材料によって接続部11を形成する。この接続部11は、ニッケルなどの無電解メッキによって

形成しても良いし、導電性ペーストを用いた印刷によって形成しても良い。このように、電極2のかさ上げを行った後に再配線パターン6を形成し、図9(b)に示す工程(図7(d)および図7(e)に示す工程と同じ)によって半導体装置が製造される。

【0072】今回開示された実施の形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【図面の簡単な説明】

【図1】 本発明の実施の形態1における半導体装置の製造工程を説明するための図である。

【図2】 本発明の実施の形態2における半導体装置の個片化前の断面を示す図である。

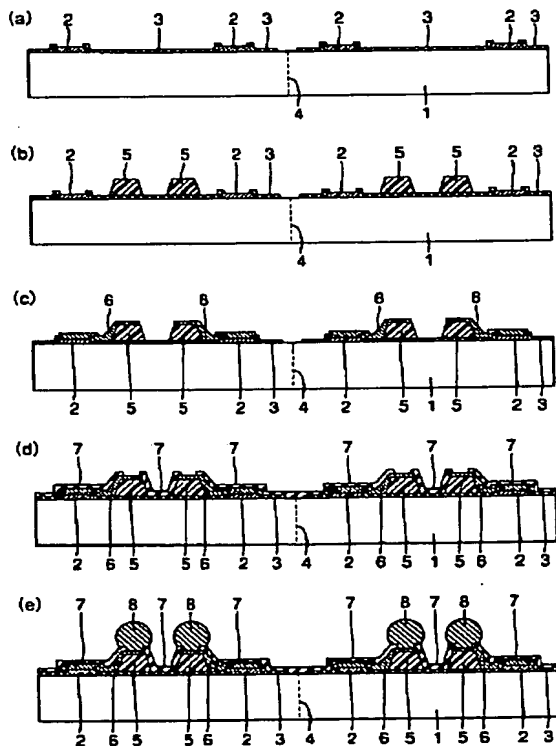
【図3】 本発明の実施の形態3における半導体装置の個片化前の断面を示す図である。

【図4】 本発明の実施の形態3における半導体装置の保護層7"の形成を説明するための図である。

【図5】 図1(c)に示す工程を終了した時点でのウェハー1の上面の一部を示す図である。

【図6】 実施の形態4における半導体装置の再配線パターン6の形成方法を説明するための図である。 *

【図1】



*【図7】 本発明の実施の形態5における半導体装置の製造工程を説明するための図である。

【図8】 図7(b)に示す工程におけるウェハー1の上面図である。

【図9】 実施の形態5における半導体装置の再配線パターン6の形成の他の一例を示す図である。

【図10】 ペアチップ実装の一例を示す図である。

【図11】 従来の半導体装置のパンプ構造を示す図(その1)である。

10 【図12】 従来の半導体装置のパンプ構造を示す図(その2)である。

【図13】 従来の半導体装置のパンプ構造を示す図(その3)である。

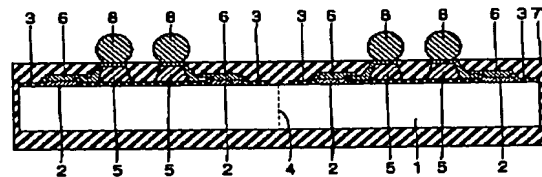
【図14】 図11に示す半導体装置のパンプ構造の問題点を説明するための図である。

【図15】 図12に示す半導体装置のパンプ構造の問題点を説明するための図である。

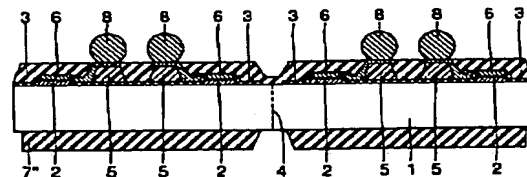
【符号の説明】

- 1 ウェハー、2 チップ上電極、3 絶縁膜、4 ダ
20 イシングライン、5 樹脂部材、6 再配線パターン、
6' 配線部、7、7'、7" 保護層、8 外部接続電
極、9 樹脂層、10 開口部、11 導電性部材、1
2 金型。

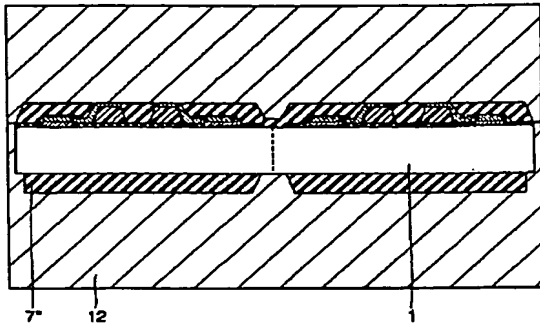
【図2】



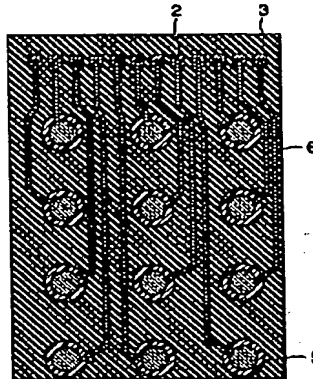
【図3】



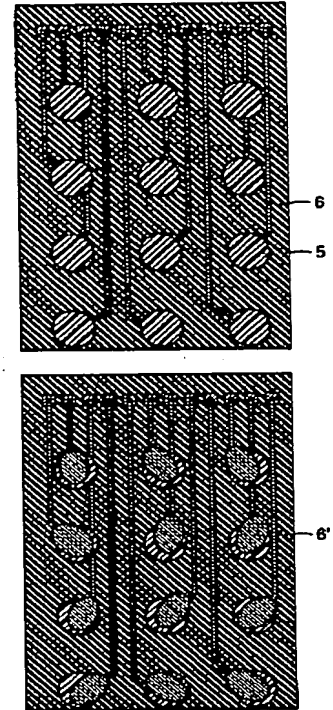
【図4】



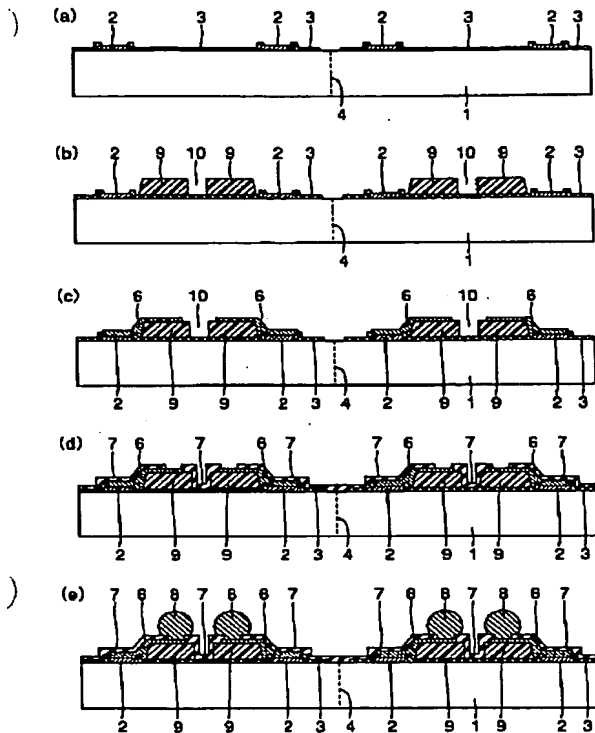
【図5】



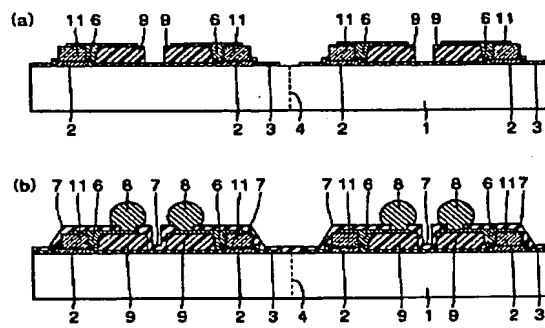
【図6】



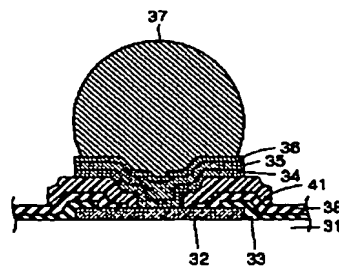
【図7】



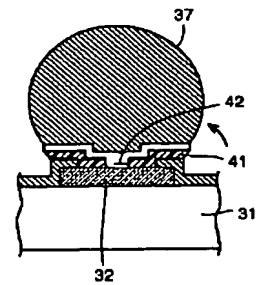
【図9】



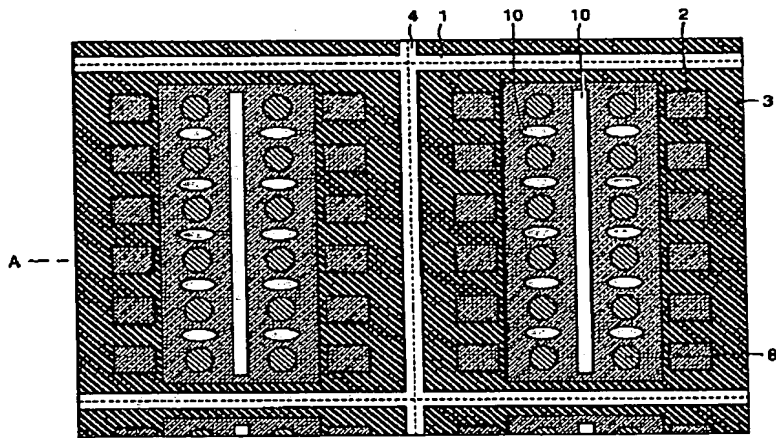
【図11】



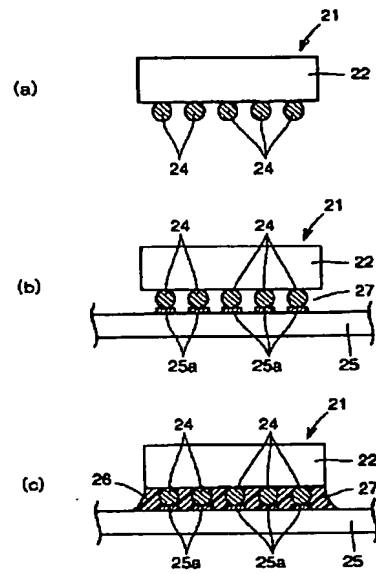
【図14】



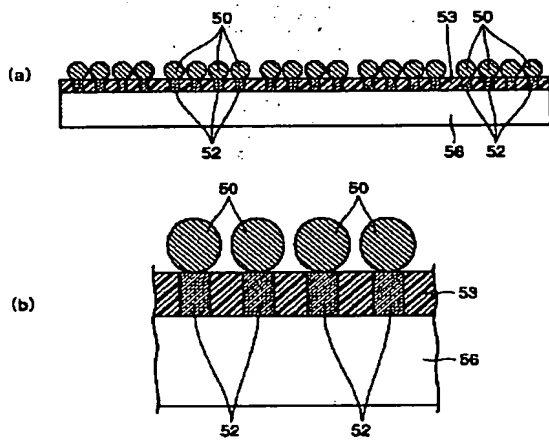
【図 8】



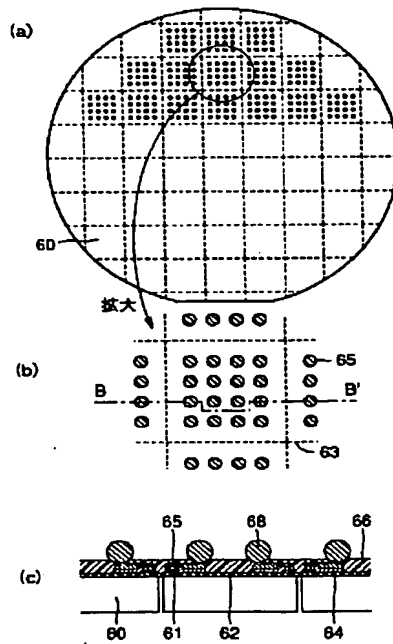
【図 10】



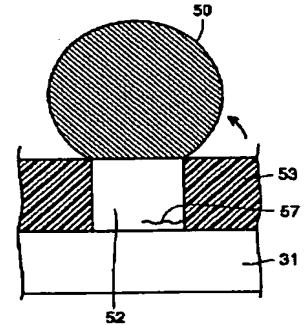
【図 12】



【図 13】



【図 15】



フロントページの続き

(72)発明者 佐藤 知穂
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

F ターム(参考) SF061 AA01 BA07 CA04 CA12 CB01
CB12 CB13

)

)